



应用笔记

ACM32H5 系列芯片
供电方案

版本: V1.0

日期: 2025-3-10

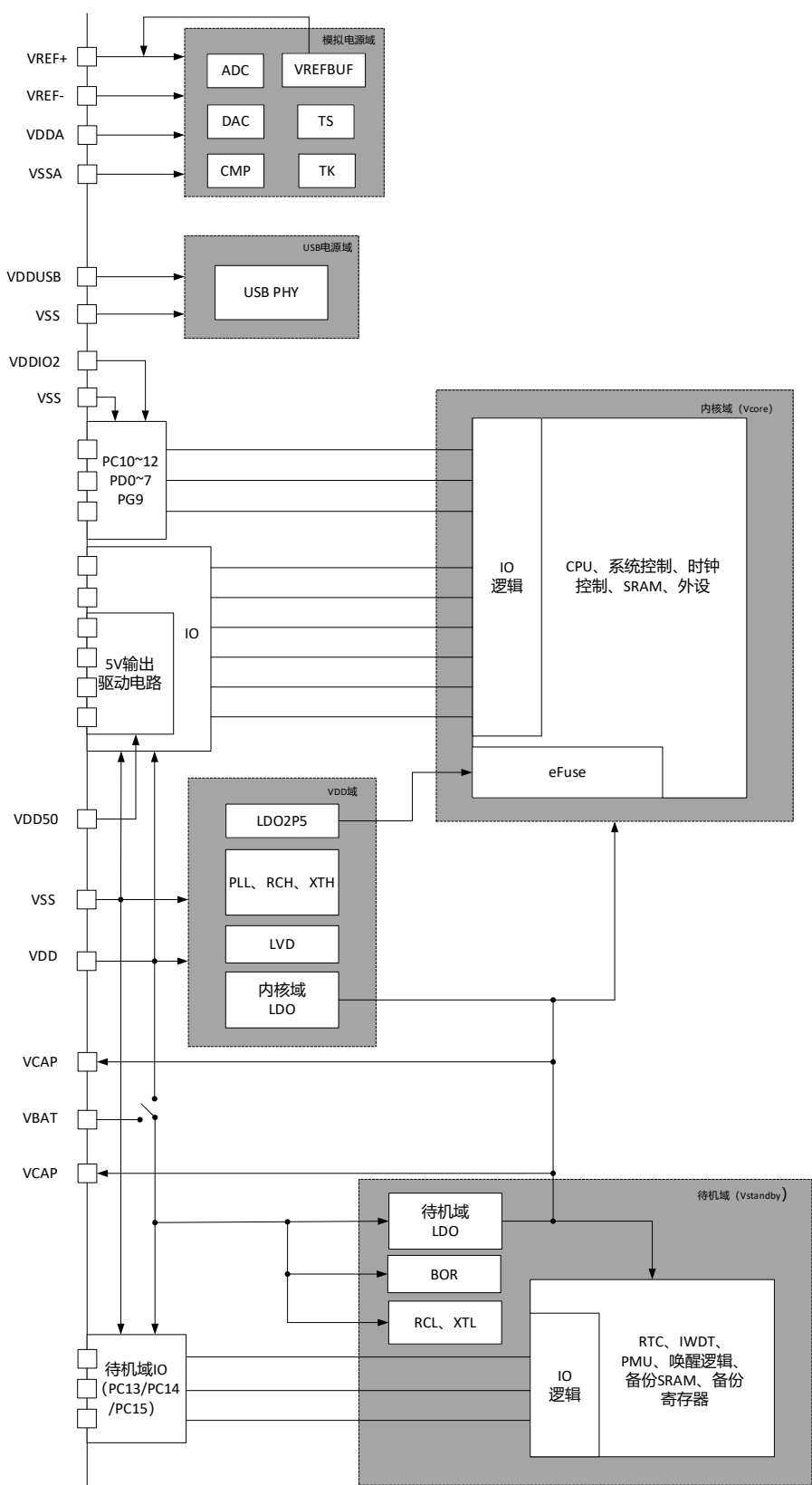
上海航芯电子科技股份有限公司

1. 芯片电源系统

芯片的工作电压 (VDD) 2.97~3.6V。如下图所示:

- VDD (2.97~3.6V) 为 IO、稳压器、LVD、BOR、PLL、内部 RC 时钟等供电
- VDDA (2.97~3.6V) 为 ADC、DAC、TS、TKEY 和 COMP 等供电, 当不使用这些外设时, 最好将 VDDA 连接到 VDD 上
- VDDUSB (2.97V~3.6V)、VSSUSB 为高速收发器 USB OTG HS 供电; 某些封装内部已将 VDDUSB 连接到 VDD; 对于内部未连接在一起的封装, 当不使用 USB 时, 最好将 VDDUSB 连接到 VDD
- VDDIO2 (1.62V~3.6V) 为 PD[7:0]、PC[12:10]、PG9 单独供电; 当不使用这些 IO 时, VDDIO2 最好连接到 VDD
- VDD50 为 IO 5V 驱动输出电路提供供电
- VCAP 为内核域和待机域 LDO 稳压器输出, 外接电容
- VBAT 为待机区供电; 待机区电源由内部电源切换器来选择 VDD 供电或 VBAT 供电
- VREF+和 VREF-: VREF+为 ADC 和 DAC 的参考电压
 - VREF+可通过引脚由外部提供、也可由内部 VREFBUF 提供。二者只能选其一连接
 - VREF-连接到 VSSA
 - 当 ADC 和 DAC 禁止时, VREF+可以接地
- VSSA, 独立的模拟地
- VSS, 芯片的公共地

图 1-1 系统电源框图



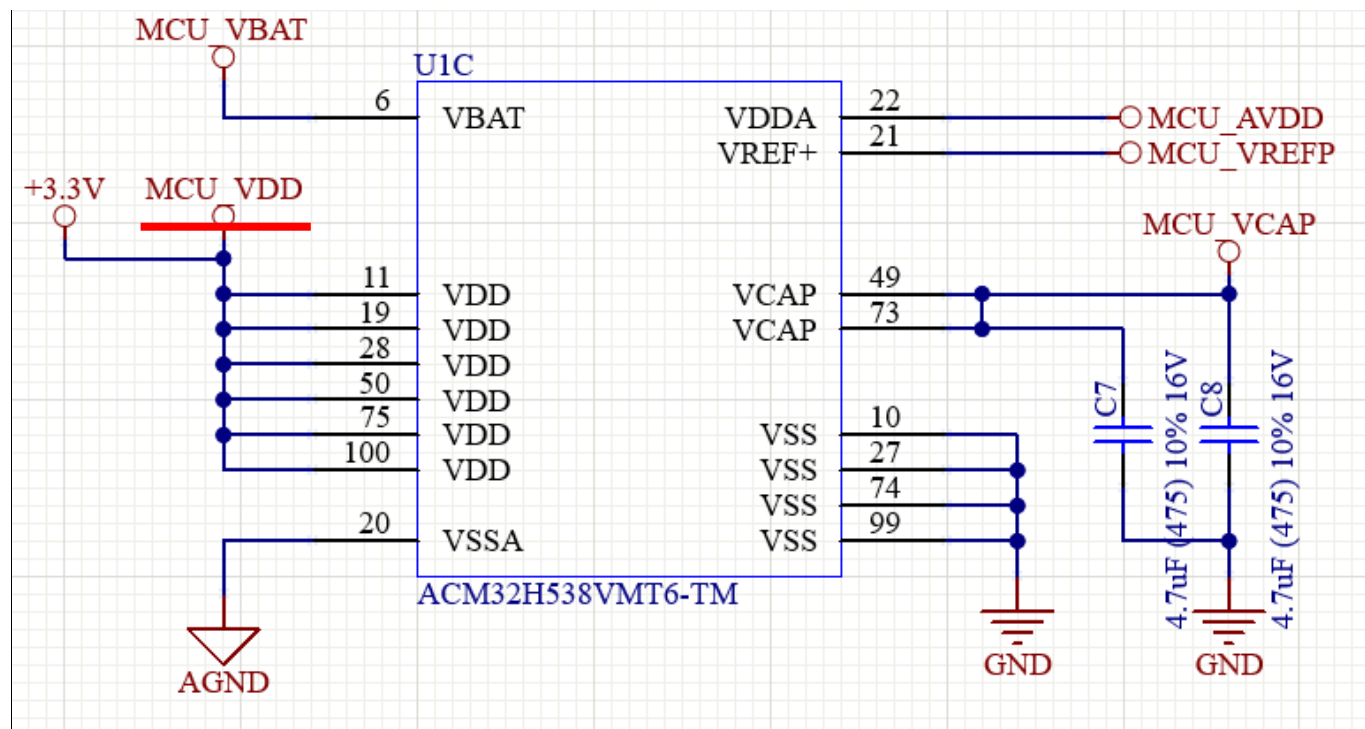
2. 数字电源域

2.1. VDD

VDD 为芯片 IO、稳压器、LVD、BOR、PLL、内部 RC 时钟等供电。

ACM32H5 芯片各型号内部都有叠封 XIP Flash，部分型号内部还叠封了 OSPI PSRAM，所以芯片的 VDD 电源域供电范围是 2.97V~3.6V，典型值 3.3V。

图 2-1 MCU_VDD 供电



2.2. VDDUSB

VDDUSB 为高速收发器 OTG HS USB 供电，电压范围是 2.97V~3.6V，典型值 3.3V。某些封装没有将 VDDUSB 引出，在芯片内部将其与 VDD 连接在一起。对于有 VDDUSB 引出脚的封装，当不使用 USB 时，最好将 VDDUSB 连接到 VDD。

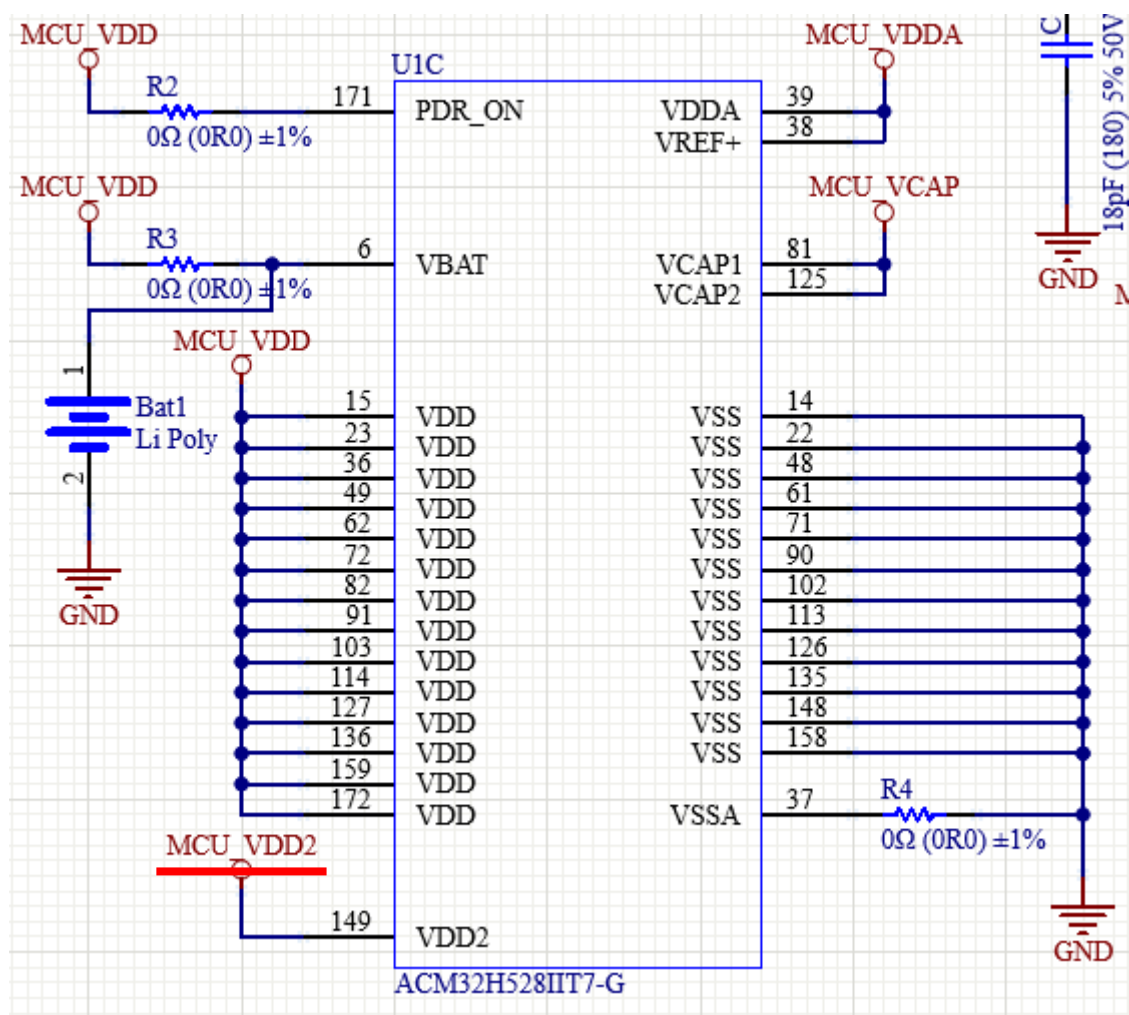
2.3. VDDIO2(VDD2)

VDDIO2 为 PD[0:7]、PC[10:12]和 PG9 这些 IO 驱动供电。VDDIO2 的供电电压支持 1.62V~3.6V，典型值为 1.8V 或者 3.3V。

对于没有 VDDIO2 引脚的封装，默认在芯片内部 VDDIO2 绑定到 VDD 引脚上。

当用户不使用这些 IO 时，请将 VDDIO2 引脚接到 VDD 上。

图 2-2 MCU_VDDIO2



2.4. VDD50

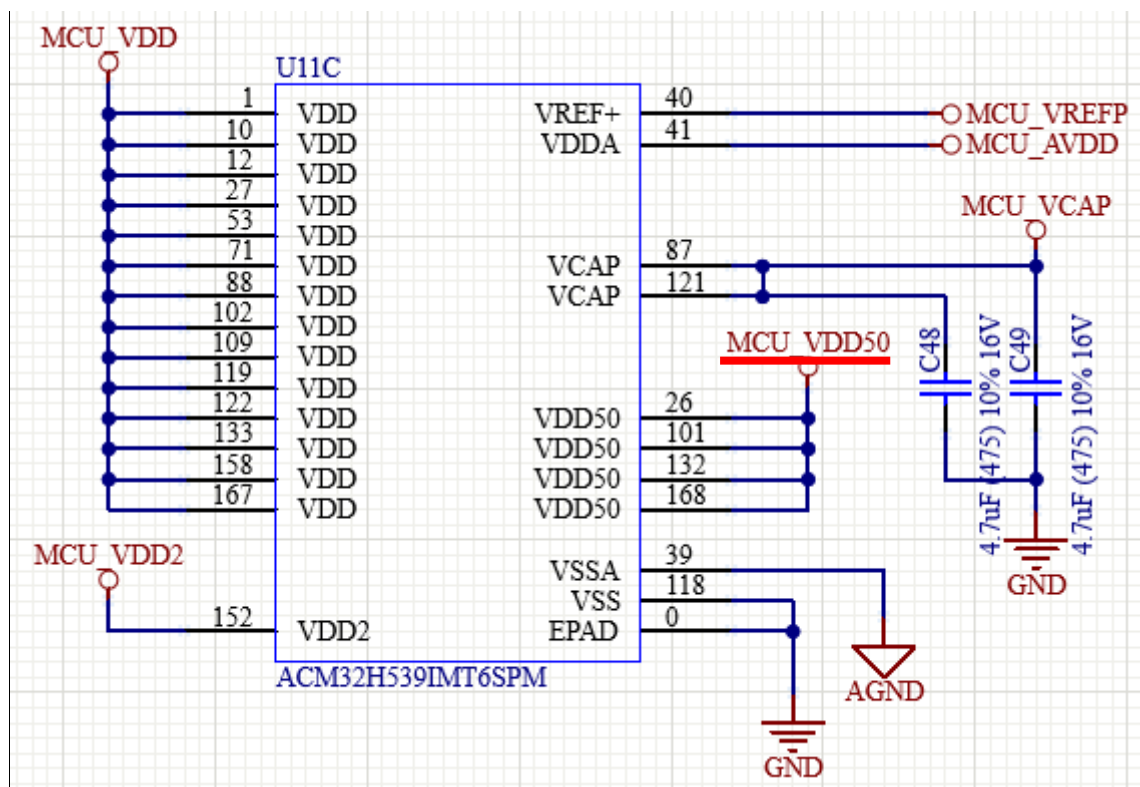
VDD50 为芯片 IO 5V 驱动输出电路提供供电。VDD50 的供电电压支持 3.3V 或 5V。支持的 IO 引脚在芯片数据手册“引脚定义表”里有标注，IO 结构栏中标注为“xx_5”的 IO 受 VDD50 引脚电压控制。

对于没有 VDD50 引脚的封装，默认在芯片内部 VDD50 绑定到 VDD 引脚上，电压随 VDD。

客户的产品应用不需要 IO 5V 驱动输出时，可以在电路板上将 VDD50 接到 VDD 信号上。

即使客户不使用这些电源域的 IO，也需要将 VDD50 引脚接到 VDD 引脚上。

图 2-3 MCU_VDD50



3. 模拟电源域

3.1. VDDA

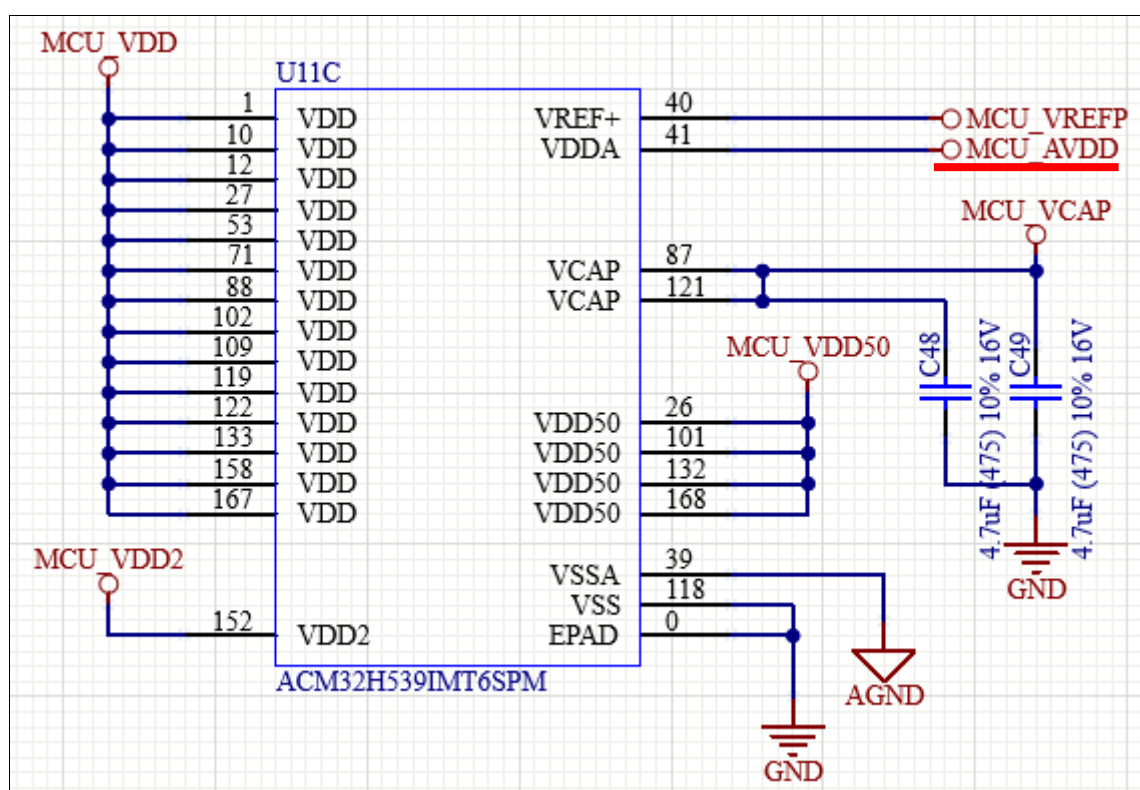
VDDA 引脚给芯片内部所有模拟模块供电，包括 ADC、DAC、COMP、TKEY 模块等等。VDDA 引脚供电范围是 2.97V~3.6V，典型值为 3.3V，通常情况下 $VDDA \leq VDD$ 。

客户的产品应用对模拟电路性能要求较高时，建议单独使用低噪声 LDO3V3 给 VDDA 引脚供电。

客户的产品应用对模拟电路性能要求一般时，可以在电路板上通过磁珠或者直接将 VDDA 引脚与 VDD 引脚连接。

客户不使用片内模拟电路功能时，也需要将 VDDA 引脚与 VDD 引脚连接。

图 3-1 MCU_VDDA



3.2. VREF+(VREFP)

VREF+引脚给芯片内部 ADC、DAC 模块提供参考电压通常情况下 $VREF+ \leq VDDA$ 。

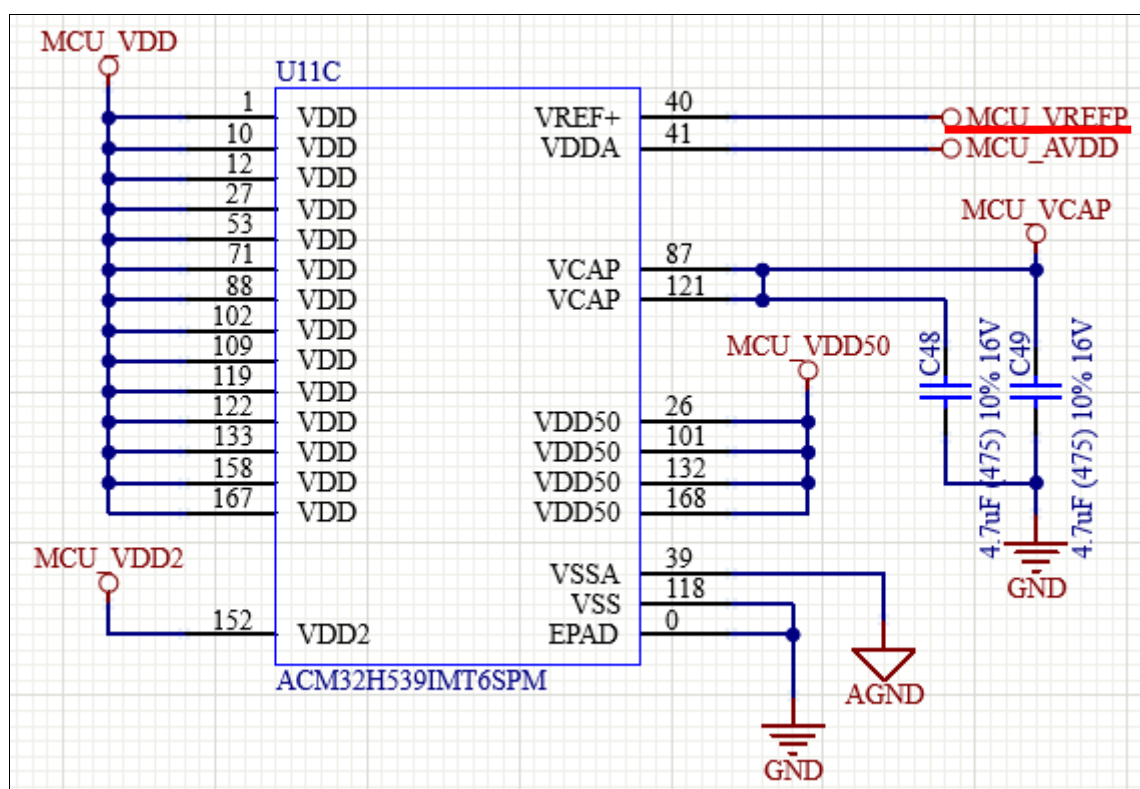
客户的产品应用对片内 ADC、DAC 电路转换精度要求较高时，建议单独使用高精度 VREF 电源芯片给 VREF+ 引脚供电。

客户的产品应用对转换精度要求一般时，可以在电路板上通过磁珠或者直接将 VREF+ 引脚与 VDDA 引脚连接。

VREF+也可由芯片内部参考电压(VREFBUF)提供（通过 ADC_CVRB 寄存器配置），此时 VREF+ 必须与外部输入电源断开。

假如客户在代码中禁止 ADC、DAC 电路功能时，VREF+引脚也可以接地。

图 3-2 MCU_VREF+



4. 待机(备份)电源域

4.1. VBAT

芯片 VBAT 引脚对芯片内 RTC 电路、IWDT 电路、PMU 电路、待机域 LDO、BOR、RCL/XTL、待机域 IO(PC13/PC14/PC15)、备份寄存器和备份 SRAM 供电。VBAT 引脚可由 VDD 供电，或由 3V 纽扣电池(或超级电容)供电，通常情况下 $V_{bat} \leq VDD$ 。

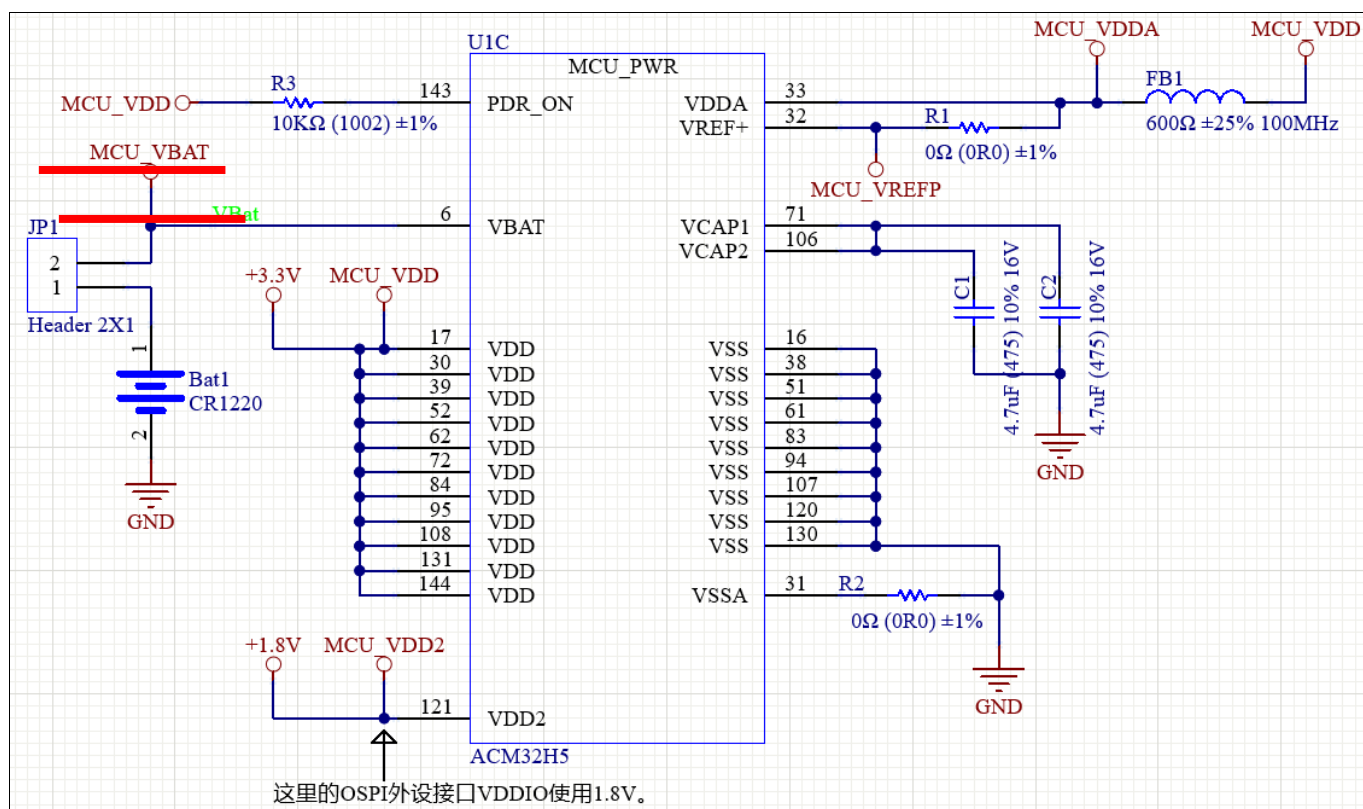
客户使用 VBAT 功能时，为了延长电池使用寿命，芯片片内做有切换开关，待机域电源默认由 VDD 供电。当 VDD 掉电时，芯片检测 VDD 低于 PDR 设定值后，待机电源域供电电压由开关切换到由 VBAT 引脚供电。

客户不使用 VBAT 功能时，电路板上 VBAT 引脚直接接 VDD 引脚，此时 VBAT 功能无效。

PDR_ON(Power-Down Reset)为芯片内部的 PDR 监视器使能脚，PDR 模块通常由 VDD 供电，当 VDD 掉到设定阈值以下，一个复位信号会产生。因为 VDD/VDDA 的工作电压是 3.3V，所以 PDR_ON 引脚片外默认上拉接 VDD，即 PDR 监视功能打开。

ACM32H5xxx 芯片没有 VBAT 或 PDR_ON 引脚的，默认在芯片内部 VBAT 和 PDR_ON 绑定到 VDD 引脚上。

图 4-1 MCU_VBAT/PDR_ON



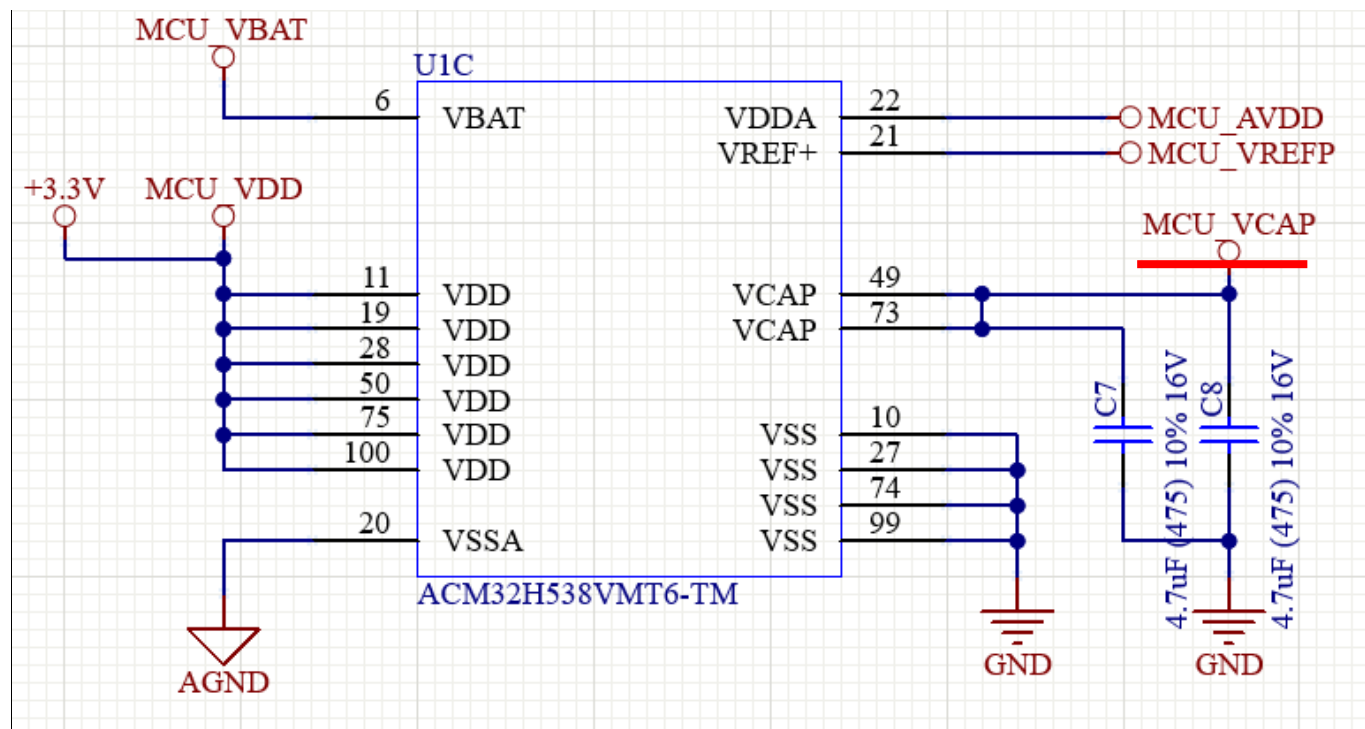
5. 内核电源域

5.1. VCAP

VCAP 为芯片片内内核域 LDO、待机域 LDO 的输出。

VCAP 片外建议接两颗低 ESR 的 4.7uF 电容（尽量靠近 VCAP 引脚放置）到地，不小于 2.2uF。两个 VCAP 引脚默认在电路板上用走线连接。

图 5-1 MCU_VCAP



6. 版本历史

版本	日期	作者	描述
V1.0	2025-03-10	Hangxin	初始版

7. 版权声明

本文档的所有部分，其著作权归上海航芯电子科技股份有限公司（简称航芯科技）所有，未经航芯科技授权许可，任何个人及组织不得复制、转载、仿制本文档的全部或部分组件。本文档没有任何形式的担保、立场表达或其他暗示，若有任何因本文档或其中提及的产品所有资讯所引起的直接或间接损失，航芯科技及所属员工恕不为其担保任何责任。除此以外，本文档所提到的产品规格及资讯仅供参考，内容亦会随时更新，恕不另行通知。

联系我们

公司：上海航芯电子科技股份有限公司

地址：上海市闵行区合川路 2570 号科技绿洲三期 2 号楼 702 室

邮编：200241

电话：+86-21-6125 9080

传真：+86-21-6125 9080-830

Email: service@HangChip.com

Website: www.hangChip.com