



应用笔记

ACM32H5 系列芯片
特殊 IO 应用笔记

版本: V1.2

日期: 2025-01-09

上海航芯电子科技股份有限公司

1. 概述

本应用手册适用于 ACM32H5 系列芯片 IO 配置。它描述了某些特殊 IO 上电复位后的特殊配置，这些是在原理图设计和应用程序设计时需要注意的内容。

本应用说明应与相关的用户手册、数据手册一同阅读。

2. 特殊引脚说明

2.1. 上电复位特殊功能 IO

大部分引脚复位后默认为模拟功能。少部分特殊引脚复位后默认为复用功能，具体描述如下表所示：

引脚	特殊引脚复位后的默认功能	功能描述
PA8	MCO	时钟输出
PA10	OTG2_HS_ID	HSUSB2 的 ID 引脚，输入，内部有上拉电阻
PA13	SWDIO、JTAG_TMS	Debug 调试引脚，输入，下拉
PA14	SWCLK、JTAG_TCK	Debug 调试引脚，输入，下拉
PA15	JTAG_TDI	Debug 调试引脚，输入，上拉
PB3	JTAG_TDO	Debug 调试引脚，输出，下拉
PB4	JTAG_TRST	Debug 调试引脚，输入，上拉
PB12	OTG1_HS_ID	HSUSB1 的 ID 引脚，输入，内部有上拉电阻
PE9	BOOT1	输入，上拉，高低状态在上电时锁存，当 eFuse 没有配置启动的 SPI Flash 引脚时，由 BOOT1 和 BOOT2 来确定 SPI Flash 启动引脚，详见 SYSCFG 模块中的描述。
PE10	BOOT2	输入，上拉，高低状态在上电时锁存，当 eFuse 没有配置启动的 SPI Flash 引脚时，由 BOOT1 和 BOOT2 来确定 SPI Flash 启动引脚，详见 SYSCFG 模块中的描述。
专用引脚	BOOT0	输入，上拉，高低状态在上电时锁存。启动模式选择。当未写过启动序列（芯片默认没有写过启动序列）时，BOOT0 上电时为高，则芯片停留在 ROM 中的 bootloader 程序，等待下载指令；BOOT0 上电时为低，则跳转到 SPI Flash 执行程序。
专用引脚	RSTN	输入，上拉，带滤波功能，芯片异步复位输入引脚，低有效。

2.2. 内部合封 SPI Flash 用到的 IO

当 eFuse1 offset 0x12 读出的数据为 0xD2 时，XIP 的 SPI 引脚如下：

引脚	功能定义	功能描述
PL1	MOSI	SPI MOSI
PL2	SCK	SPI 时钟
PL3	HOLD	SPI 四线模式的数据 IO
PM1	CS	SPI 片选 IO

PM2	MISO	SPI MISO
PM3	WP	SPI 四线模式的数据 IO

当 eFuse1 offset 0x12 读出的数据为 0xC3 时，XIP 的 SPI 引脚如下：

引脚	功能定义	功能描述
PL1	MOSI	SPI MOSI
PL2	SCK	SPI 时钟
PL3	HOLD	SPI 四线模式的数据 IO
PP5	CS	SPI 片选 IO
PP4	MISO	SPI MISO
PP3	WP	SPI 四线模式的数据 IO

合封 SPI Flash 用到的 IO，不能用作别的用途，不能修改其配置。

eFuse 的读写接口，见 eFuse Demo。

2.3. ROM 下载模式用到的 IO

当程序未写安全序列且 BOOT0 也为高的情况下，芯片处于下载模式。芯片支持 USB2/UART1/SPI2 接口下载，下载引脚如下：

引脚	功能定义	功能描述
PH0	OSC_IN	外部高速振荡器输入引脚，USB 需要外部 12M 高速晶振使能。
PH1	OSC_OUT	外部高速振荡器输出引脚，USB 需要外部 12M 高速晶振使能。
PA11	OTG2_HS_DM	USB DM，模拟功能
PA12	OTG2_HS_DP	USB DP，模拟功能
PA9	UART1_TX	串口 1 发送管脚，默认输出高
PA10	UART1_RX	串口 1 接收管脚，默认输入，上拉电阻使能
PC6	SPI2_CS	默认输入，上拉电阻使能
PC7	SPI2_SCK	默认输入，悬空
PC8	SPI2_MISO	因为 CS 为高，因此默认为高阻，无上拉
PC9	SPI2_MOSI	默认输入，悬空

2.4. 模拟功能引脚，需要配置模拟开关

ADC 慢速通道，触控按键，比较器三个模块，用到的 IO 在配置时需要将模拟开关闭合（GPIO 模块的 GPIO_AIEN 寄存器位置 1）；其他模块如 USB、DAC、ADC 快速通道、晶振等模块，用到的模拟引脚，在 IO 配置时需要将模拟开关断开（GPIO 模块的 GPIO_AIEN 寄存器位置 0）。模拟开关闭合后，IO 的上下拉电阻配置失效，否则，即使 IO 配置成模拟功能，IO 的上下拉电阻配置依然有效。

2.5. 可独立供电的 IO

由 VDDIO2 引脚供电，供电电压范围为 1.8V-3.6V，但不得高于 VDD 电压，当没有外界电源时，VDDIO2 可以与 VDD 接在一起。

由 VDDIO2 引脚供电的 IO 包括 PD0-PD7，PC10-PC12，PG9。

2.6. 可 5V 输出的 IO

由 VDD50 引脚供电，这些 IO 的可以推挽输出 5V。5V 输出需要使能才能以 5V 输出，如何使能以及可以 5V 输出的 IO 见 SYSCFG 中的寄存器描述。VDD50 接 5V 后，不允许开启上拉电阻，否则会引起电流倒灌。

2.7. Standby 模式下可 Wakeup 芯片的 IO

PC13 和 PI8，作为 RTC 的 Tamper 检测输入引脚，能够产生 RTC Tamper 中断，从而唤醒 Standby 模式下的 MCU。由于 Standby 模式时，芯片主区已经断电，因此 PI8 需要外接上拉/下拉电阻，才能用作唤醒引脚，而 PC13 引脚的上拉/下拉电阻可以保持，因此不需要外接电阻。

2.8. Standby 模式下可以工作的 IO

PC13/PC14/PC15，可以输出，可以输入，上下拉电阻可以保持。

2.9. VBAT 供电下可以工作的 IO

PC13/PC14/PC15。由于此时由 VBAT 供电，因此，PC13/PC14/PC15 在输出高时，无法提供大的驱动电流。

3. 版本历史

版本	日期	作者	描述
V1.0	2024-11-19	Aisinochip	初始版
V1.1	2024-12-31	Aisinochip	更新 2.4 章节
V1.2	2025-01-09	Aisinochip	修改 2.4 和 2.6

版权声明

本文档的所有部分，其著作权归上海航芯电子科技有限公司（简称航芯科技）所有，未经航芯科技授权许可，任何个人及组织不得复制、转载、仿制本文档的全部或部分组件。本文档没有任何形式的担保、立场表达或其他暗示，若有任何因本文档或其中提及的产品所有资讯所引起的直接或间接损失，航芯科技及所属员工恕不为其担保任何责任。除此以外，本文档所提到的产品规格及资讯仅供参考，内容亦会随时更新，恕不另行通知。

联系我们

公司：上海航芯电子科技有限公司
地址：上海市闵行区合川路 2570 号科技绿洲三期 2 号楼 702 室
邮编：200241
电话：+86-21-6125 9080
传真：+86-21-6125 9080-830
Email： service@aisinochip.com
Website： www.aisinochip.com